



MICROARQUITECTURA MODERNA X86

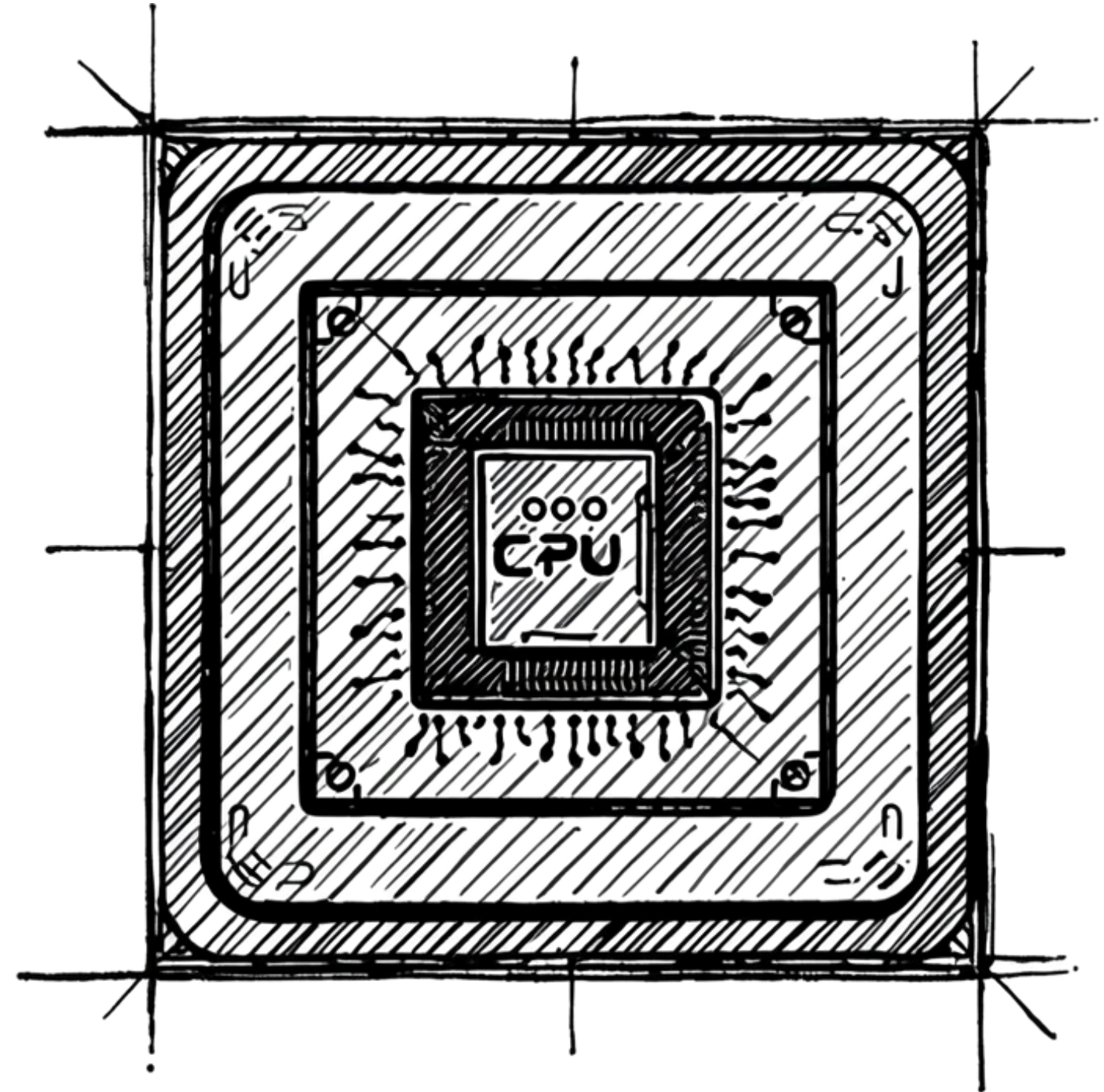
ARQUITECTURA DE COMPUTADORAS

ORLANDO PACHECO VELASQUEZ

GERARDO ANTONIO ARCE

JAUREGUI

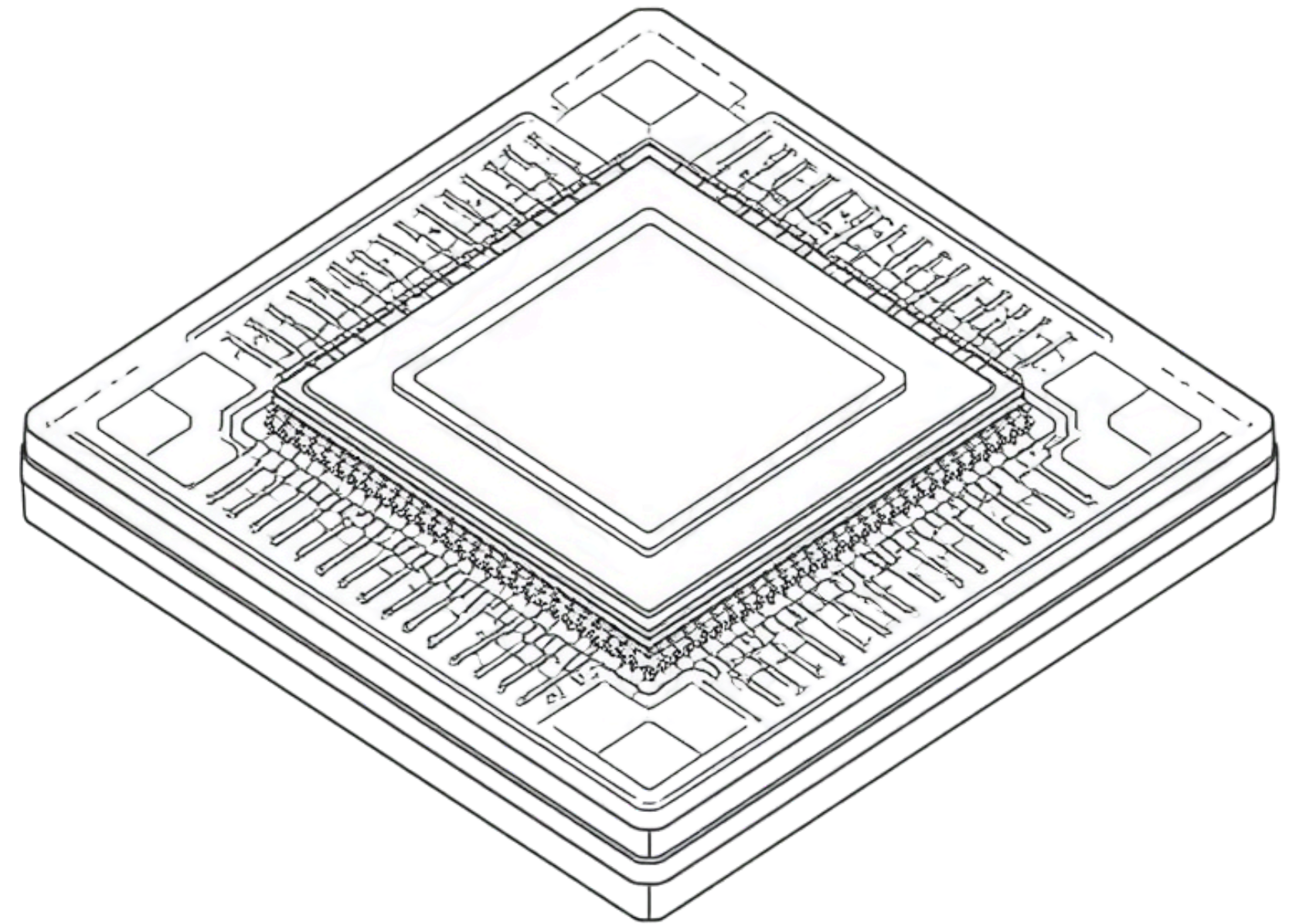
MELISSA MARIA DUARTE RODRIGUEZ

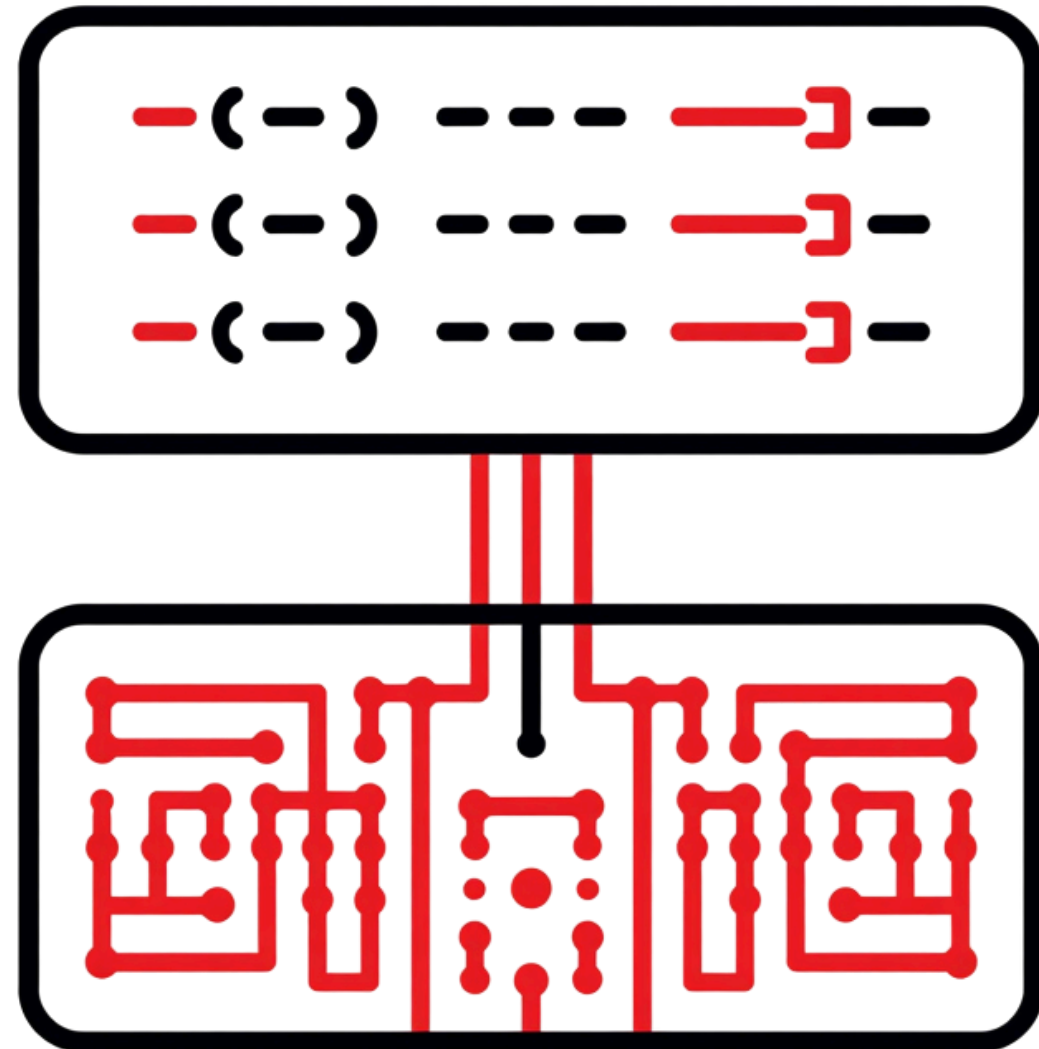




¿QUÉ ES X86?

x86 es una arquitectura de conjunto de instrucciones (ISA) utilizada en procesadores Intel y AMD. La ISA define las instrucciones visibles para el programador, mientras que la microarquitectura define cómo el procesador ejecuta internamente esas instrucciones.





ISA VS MICROARQUITECTURA

La ISA (Arquitectura del Conjunto de Instrucciones) define las instrucciones visibles para el programador. La microarquitectura define cómo el procesador ejecuta internamente esas instrucciones, optimizando rendimiento y eficiencia.

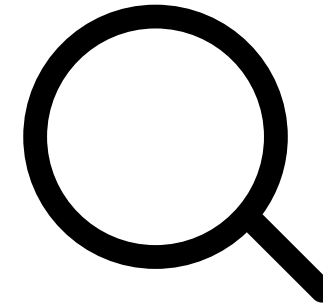


PIPELINE MODERNO

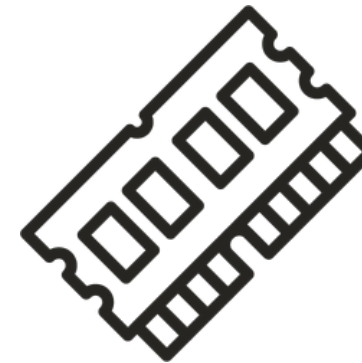
PIPELINE MODERNO

El pipeline es una técnica usada en los procesadores modernos para dividir la ejecución de una instrucción en varias etapas. En lugar de esperar a que una instrucción termine por completo antes de iniciar la siguiente, el procesador trabaja con varias instrucciones al mismo tiempo, cada una en una etapa diferente.

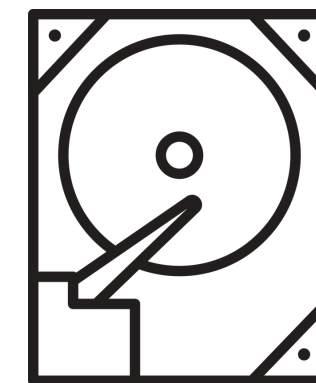
En una microarquitectura x86 moderna, el pipeline permite aumentar el rendimiento porque mantiene ocupadas las unidades internas del procesador.



BÚSQUEDA Y
DECODIFICACIÓN



EJECUCIÓN Y
MEMORIA



ESCRITURA DE
RESULTADOS

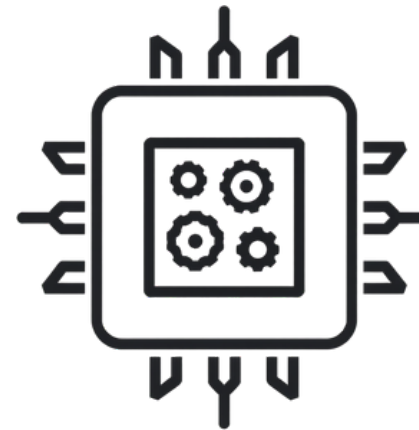


PIPELINE MODERNO



BÚSQUEDA Y DECODIFICACIÓN

El procesador obtiene instrucciones de memoria (fetch) y las traduce a microoperaciones internas. La decodificación convierte instrucciones x86 complejas en operaciones más simples.



EJECUCIÓN Y MEMORIA

Las unidades de ejecución realizan operaciones aritméticas y lógicas. El acceso a memoria lee o escribe datos según la instrucción. Múltiples unidades trabajan en paralelo.



ESCRITURA DE RESULTADOS

Los resultados se escriben en registros o memoria. El procesador mantiene el orden correcto del programa. Los CPUs modernos ejecutan muchas instrucciones simultáneamente.

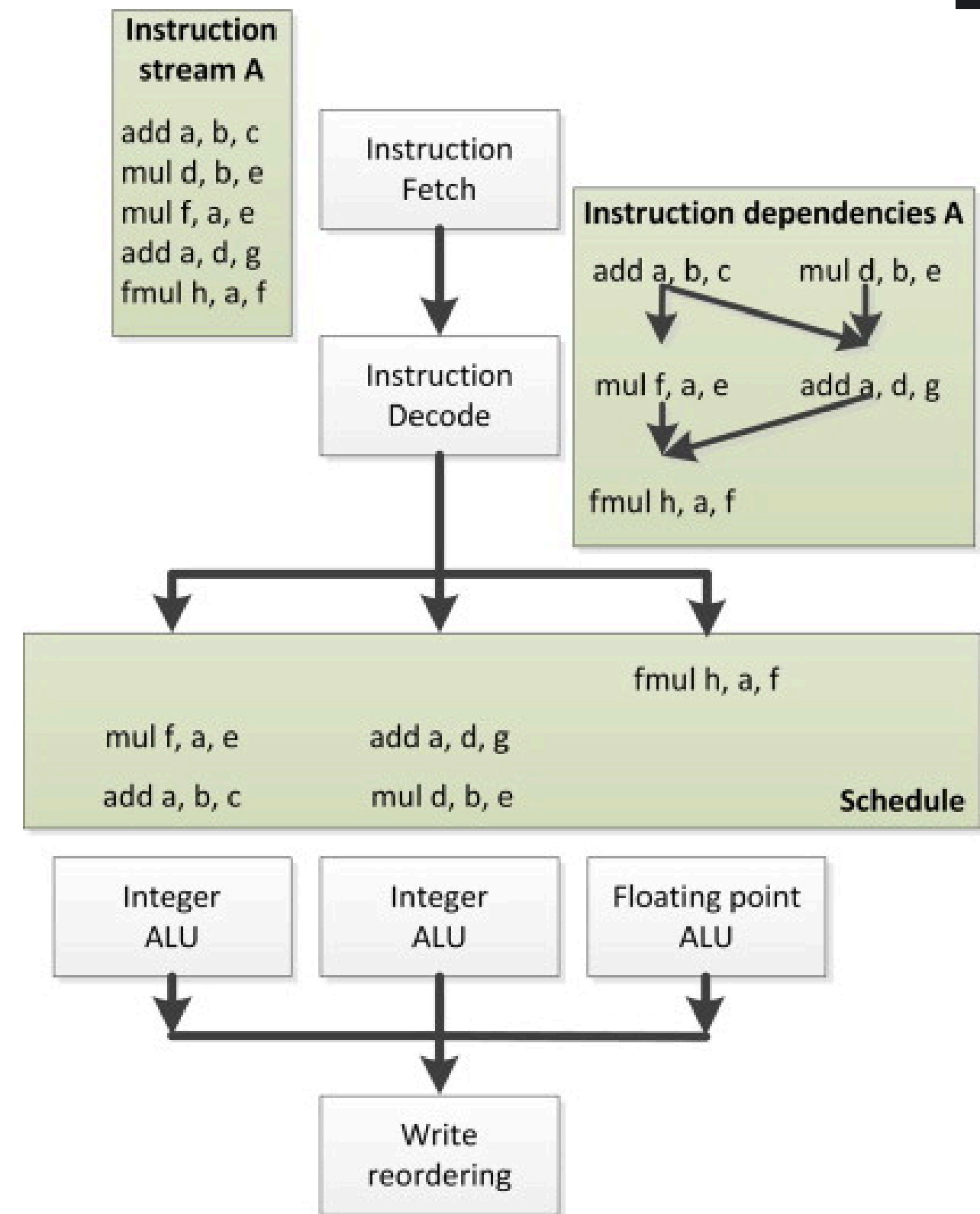


EJECUCIÓN FUERA DE ORDEN

La ejecución fuera de orden permite que el procesador ejecute primero las instrucciones que ya tienen sus datos disponibles, aunque no sean las siguientes en el orden original del programa.

Evita que el procesador se detenga cuando una instrucción espera datos de memoria o depende de otra operación.

Aunque internamente las instrucciones se ejecutan en distinto orden, los resultados se confirman en el orden correcto.

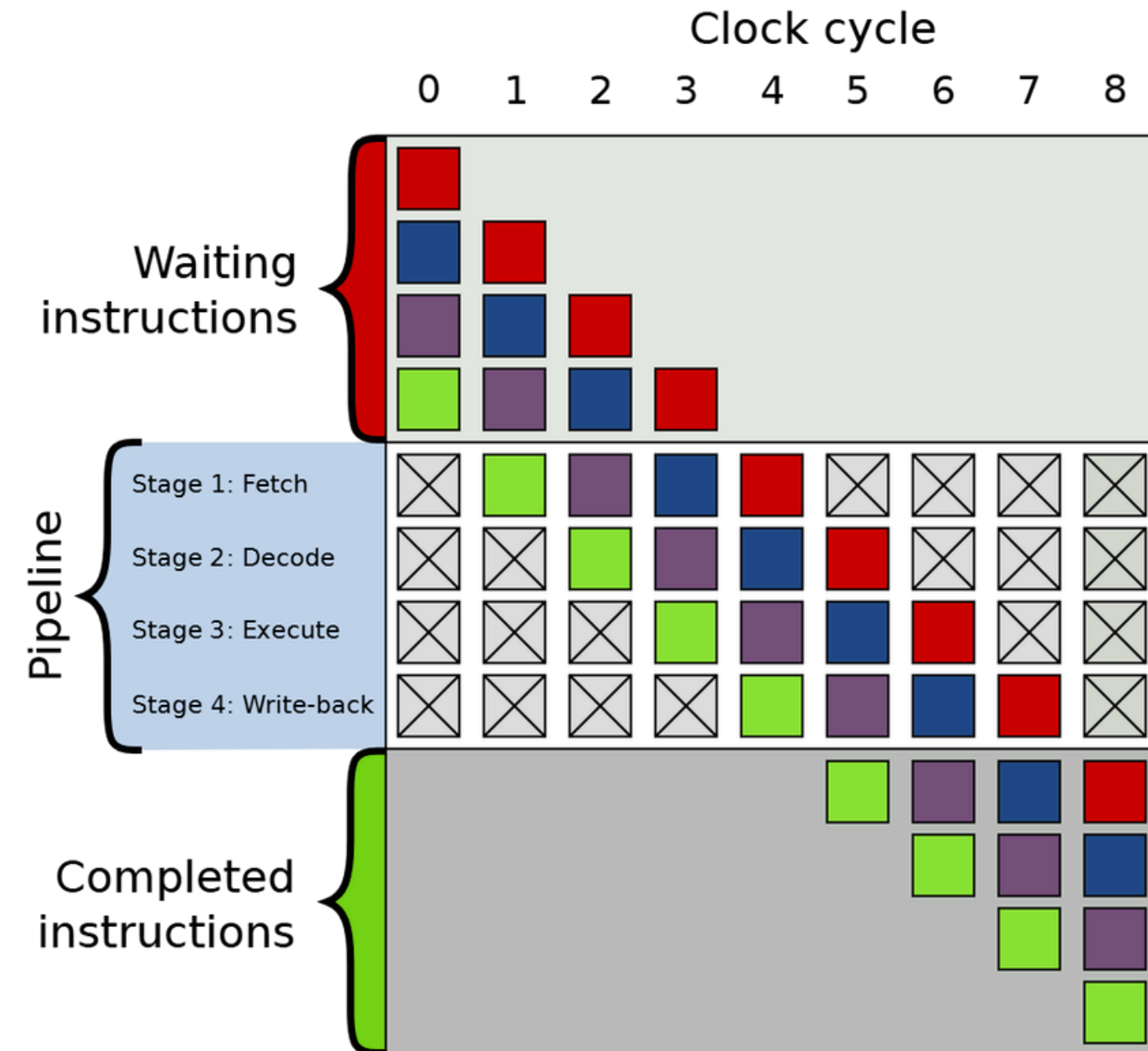




PREDICCIÓN DE SALTOS

La predicción de saltos es una técnica que permite al procesador anticipar qué camino seguirá un programa cuando encuentra una instrucción condicional, como un if, un while o un for.

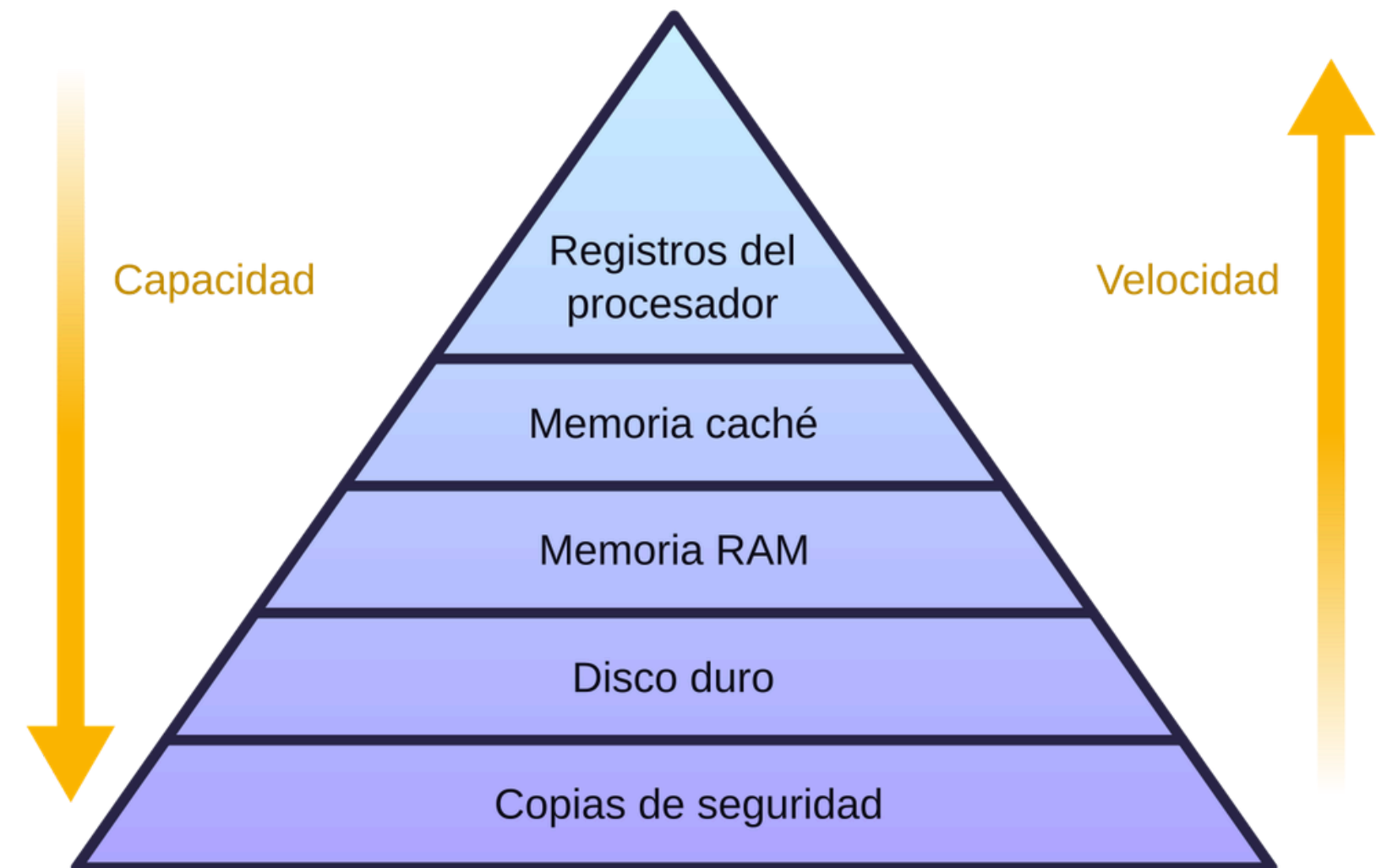
En lugar de esperar a que se resuelva la condición, el procesador intenta adivinar si el salto se va a tomar o no. Esto ayuda a que el pipeline siga trabajando sin detenerse.





CACHE Y JERARQUIA DE MEMORIA

La memoria caché es una memoria pequeña y rápida que se encuentra dentro o cerca del procesador. Su función principal es guardar datos e instrucciones que se usan con frecuencia para que el procesador no tenga que esperar tanto tiempo a la memoria RAM. En la microarquitectura moderna x86 se usa una jerarquía de memoria, donde cada nivel tiene diferente velocidad, tamaño y distancia respecto al procesador.



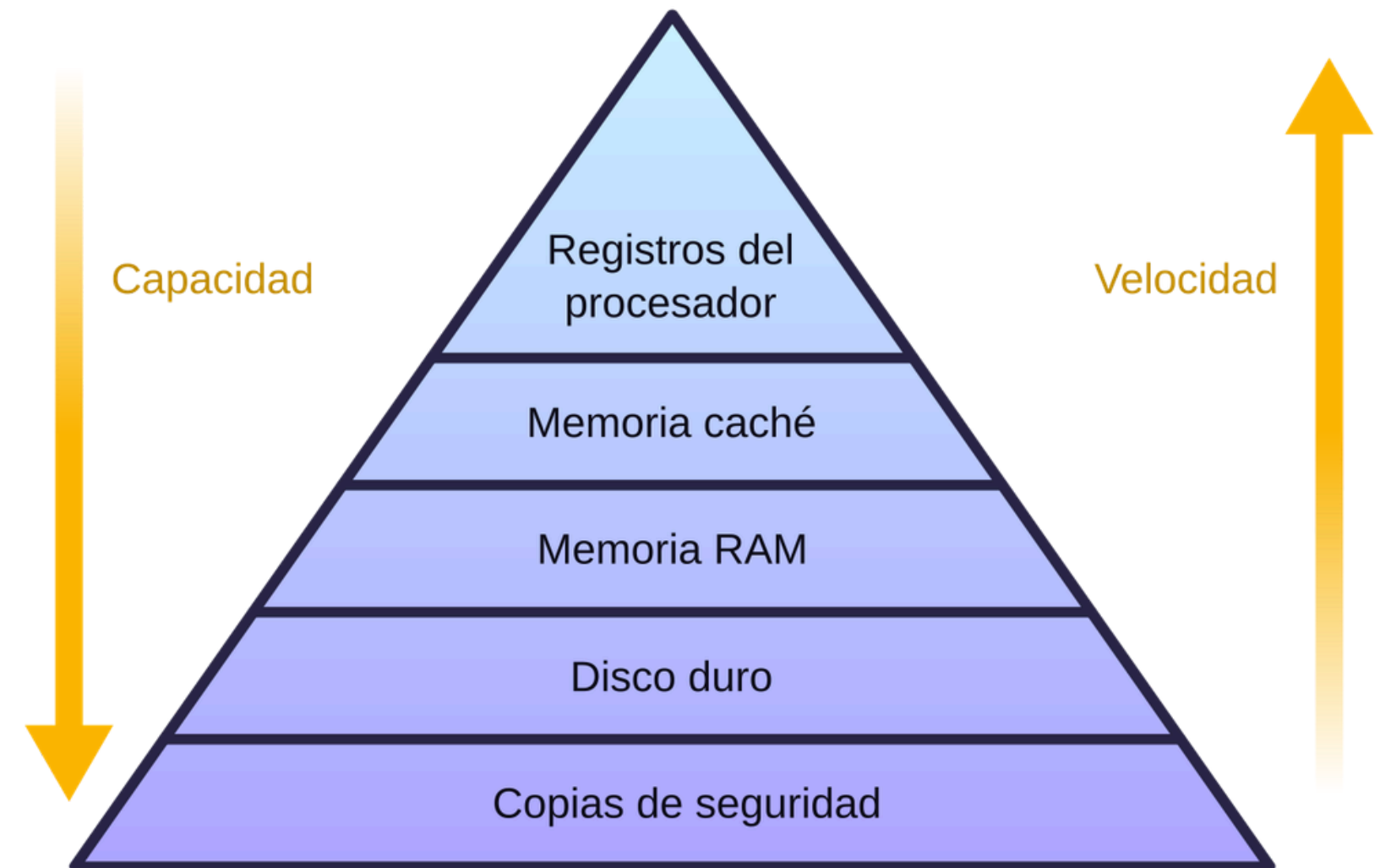


CACHE Y JERARQUIA DE MEMORIA

La caché L1 es la más rápida y cercana al núcleo, pero también es la más pequeña. Normalmente se divide en caché de instrucciones y caché de datos.

La caché L2 es más grande que la L1, aunque un poco más lenta. Sirve como apoyo para guardar más información que el procesador puede necesitar pronto.

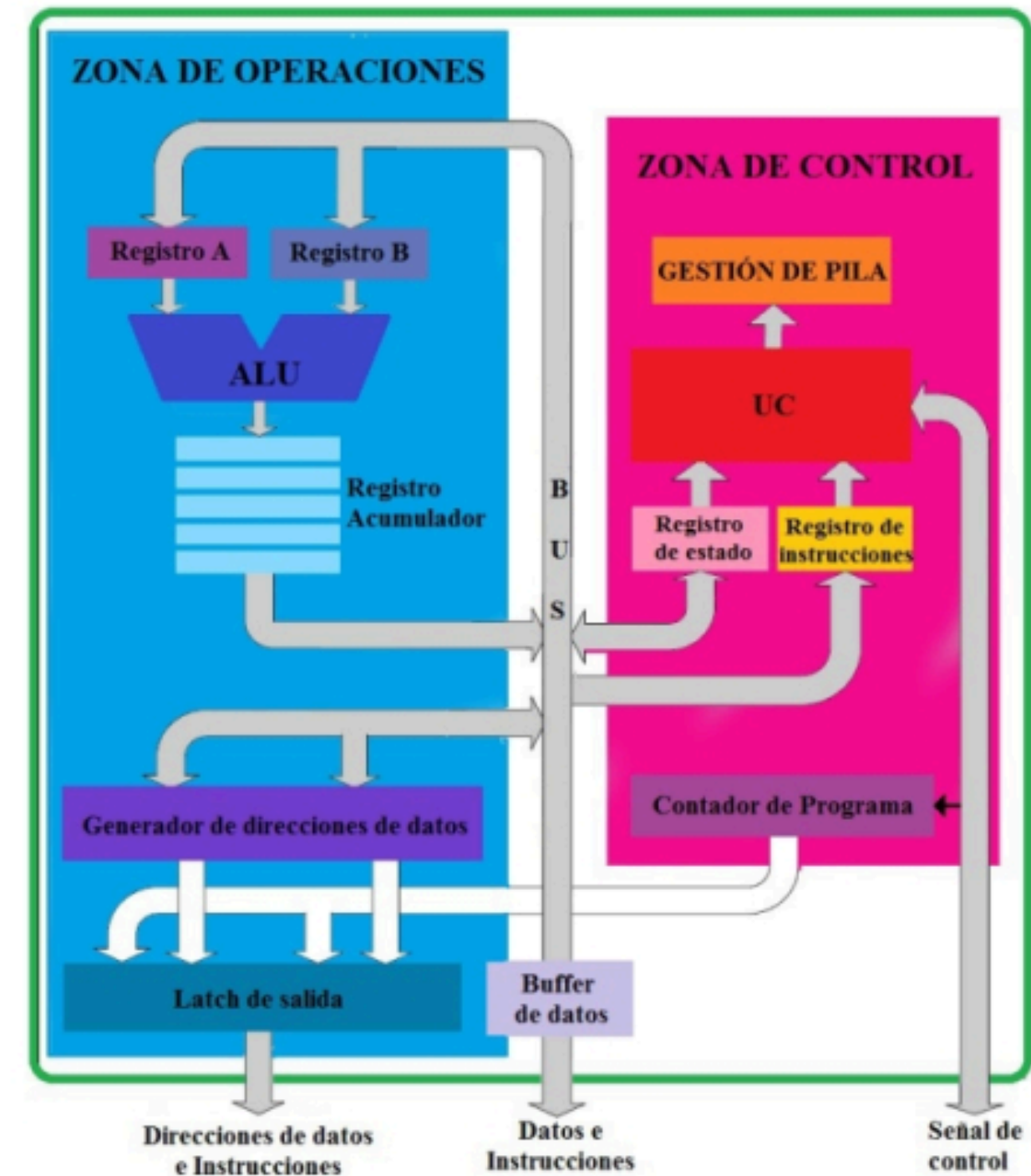
La caché L3 suele ser compartida entre varios núcleos del procesador. Es más grande que L1 y L2, pero también más lenta.





MICRO-OPERACIONES

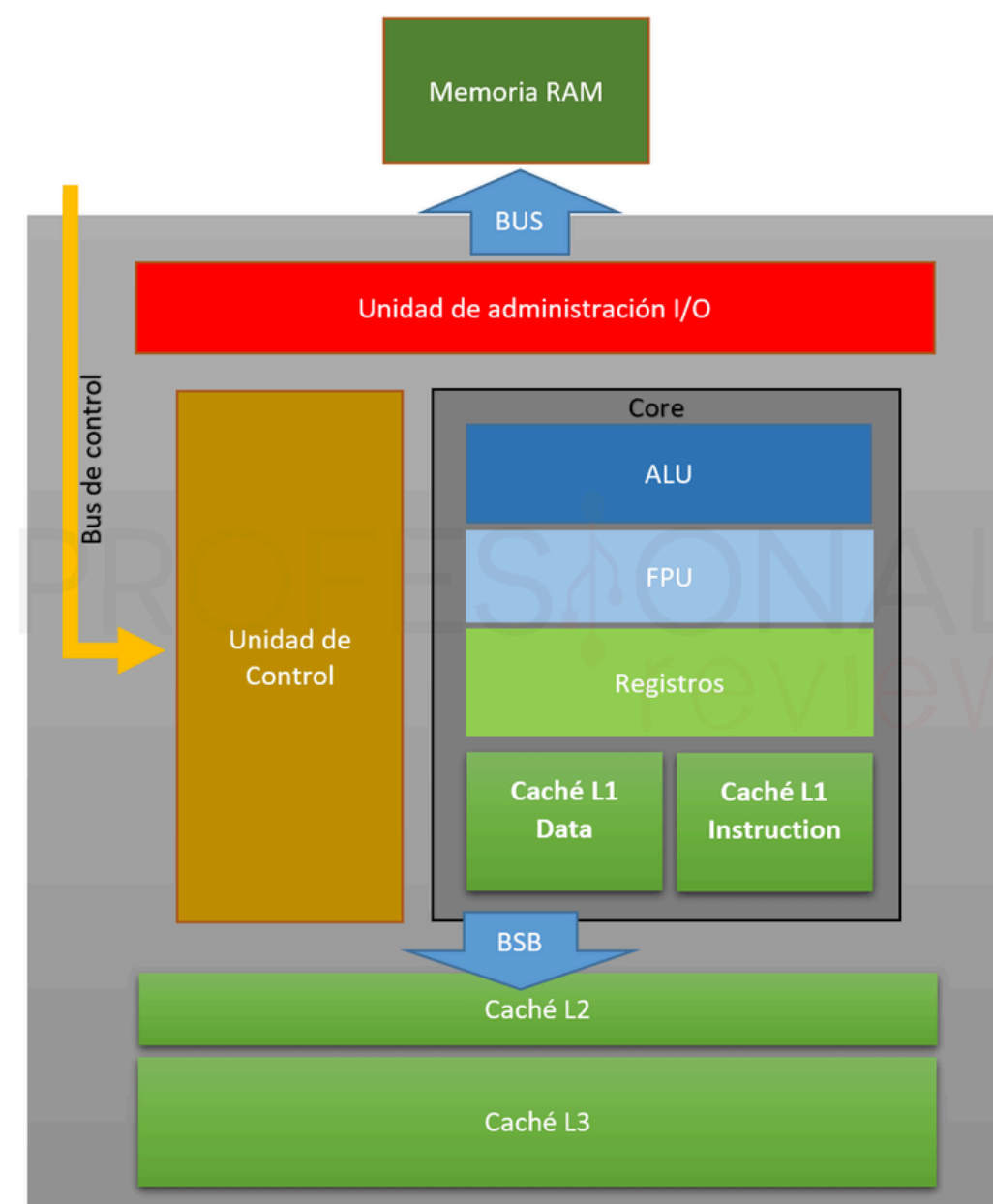
Las micro-operaciones μ ops son instrucciones internas de bajo nivel y tamaño fijo que surgen de la decodificación de instrucciones CISC complejas en procesadores x86. Permiten ejecutar programas antiguos de forma superescalar y desordenada mediante la segmentación de operaciones complejas en tareas sencillas.





MULTINÚCLEO E HILOS

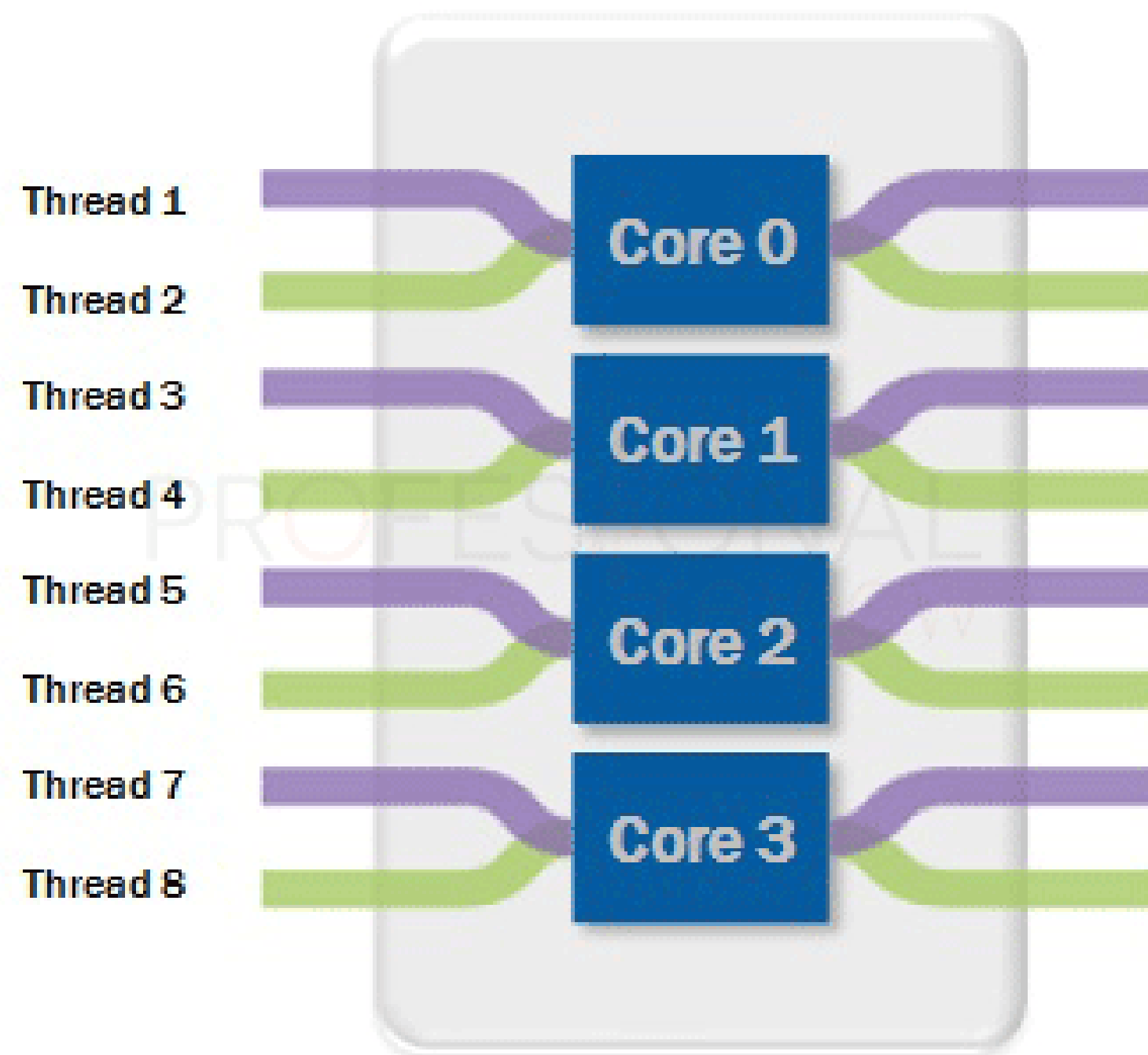
La arquitectura x86, dominante en computadoras de escritorio y servidores, divide su poder de procesamiento en núcleos físicos (hardware real) y en hilos o subprocesos (divisiones virtuales). Esto permite ejecutar múltiples tareas simultáneamente mejorando drásticamente el rendimiento del software preparado para





DIFERENCIA ENTRE NÚCLEO E HILO

- Núcleo: Es un procesador físico independiente dentro del mismo chip. Cada núcleo tiene su propia unidad lógica aritmética, registros y memoria caché. Un procesador con múltiples núcleos permite realizar varias tareas pesadas a la vez.
- Hilo (Thread): Es una unidad virtual de ejecución. El multiprocesamiento simultáneo permite que un solo núcleo físico se presente ante el sistema operativo como dos núcleos lógicos. Esto se logra mediante el uso de recursos inactivos del procesador para gestionar otra tarea casi en paralelo





DISEÑOS MODERNOS: INTEL Y AMD

El Enfoque de Intel (Arquitectura Híbrida)

- Estrategia Desagregada: Usa mosaicos (Tiles) interconectados en 3D (Foveros).
- Núcleos P (Lion Cove): Potencia máxima para tareas pesadas de un solo hilo.
- Núcleos E (Skymont): Alta eficiencia multitarea con salto masivo en IPC.
- Adiós al Hyper-Threading: Eliminado en diseños recientes para priorizar la eficiencia térmica.





DISEÑOS MODERNOS: INTEL Y AMD

El Enfoque de AMD (Maestro del Chiplet)

- Diseño de Chiplets: Separa los bloques de cómputo (CCD) del bloque de Entrada/Salida (IOD).
- Arquitectura Zen 5 / 6: Incremento de doble dígito en instrucciones por ciclo (IPC).
- Núcleos Simétricos "c": Núcleos compactos que ahorran espacio sin perder instrucciones de software.
- SMT Activo: Mantiene 2 hilos lógicos por cada núcleo estándar.

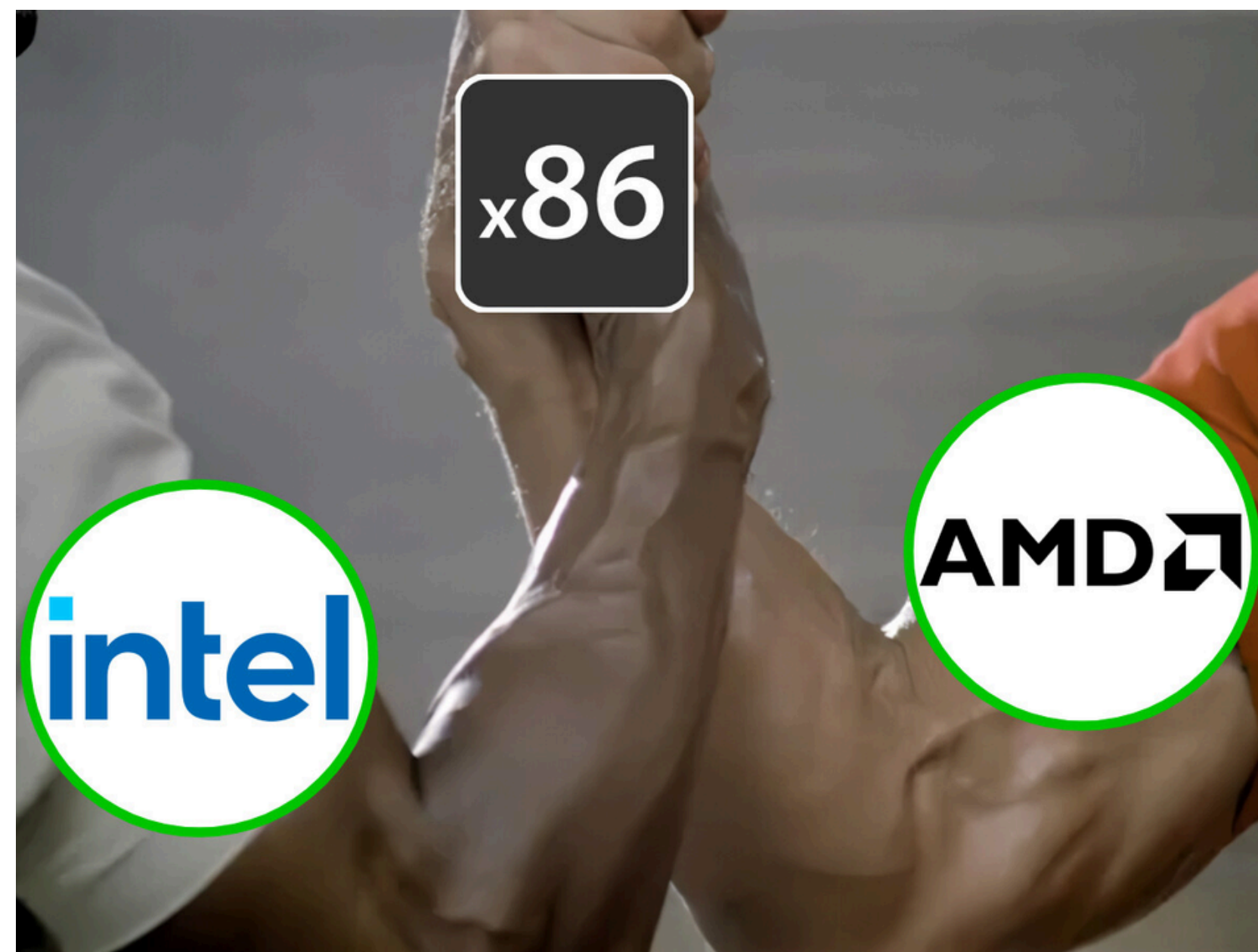


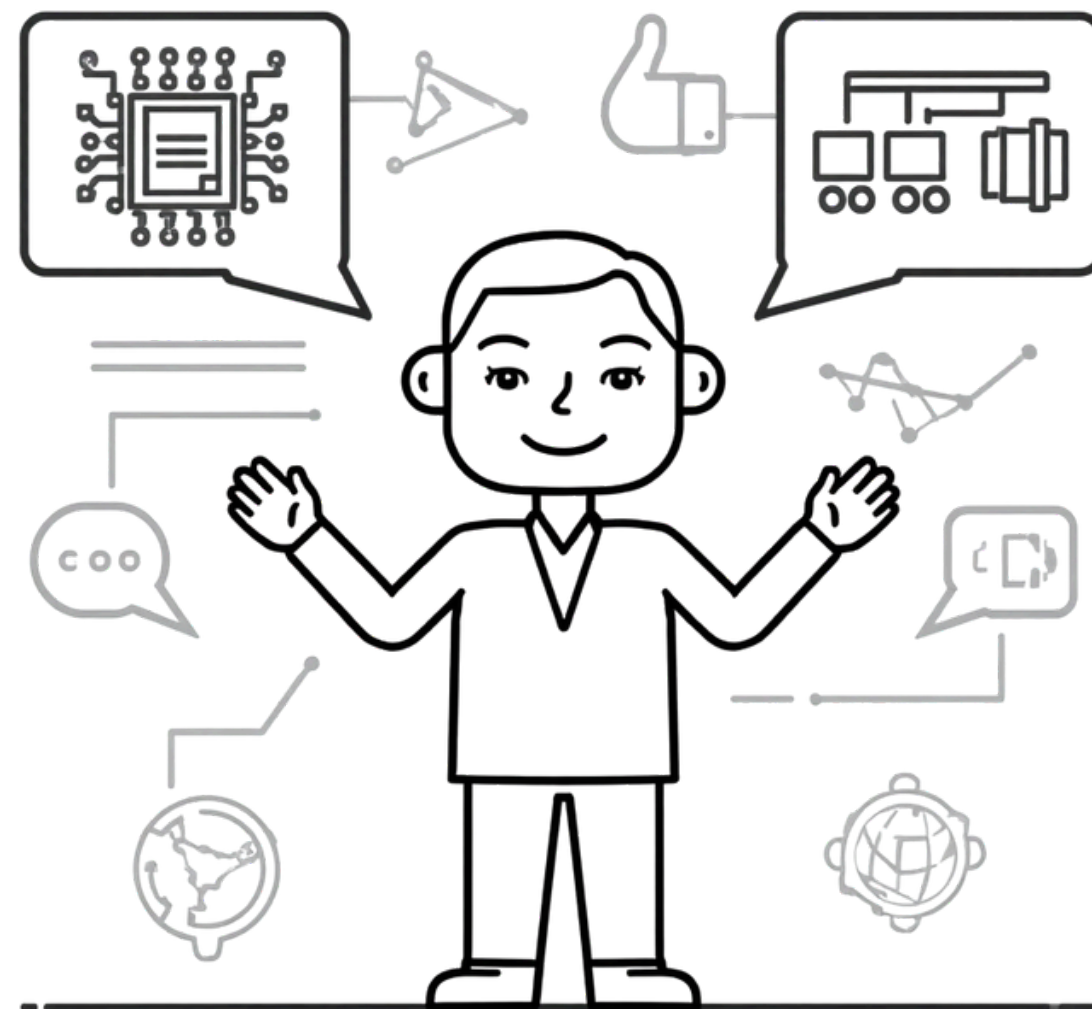
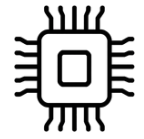


DISEÑOS MODERNOS: INTEL Y AMD

Puntos de Convergencia (El Futuro de x86)

- Aceleración de IA: Integración masiva de NPUs dedicadas (Copilot+).
- Alianza x86: Intel y AMD colaboran en un grupo asesor para estandarizar instrucciones y frenar a ARM.





GRACIAS POR SU ATENCIÓN

Microarquitectura moderna x86